

## Moore Microprocessor Portfolio - "MMP" ムーア・μ プロセッサー・ポートフォリオ:"MMP"

Overview & Opportunity 概要と好機

#### **Delphi Corporation** リイセンツー

Alliacense



)elph

HÞ

Page 2

Alliacense is a TPL Group Enterprise.

Subject to FRE408. @ Alliacense 2006. Confidential & Proprietary.



Agenda

#### **TPL Overview**

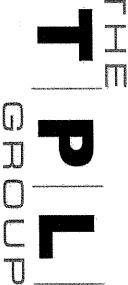
MMP Licensing Program MMP Portfolio Overview

- TPL 뻟爂
- MMPポートフォリオ概要
- MMP ライセンシング・プログラム



# TPL Group - Overview TPLグループ会社概要





PROPERTIES

LIMITED

プロパティーズリッティド社

Page 4

Subject to FRE408. © Alliacense 2006. Confidential & Proprietary.

TPL Group – Charter

[PLグリープにしいて

#### 18 Years

### A Small, Privately-Held Group DEL, Chairman & Principal

#### Tight Focus:

- **Business Opportunity** Technology into a Structured Translate Proprietary Product
- Makers Deliver that Opportunity to Carefully-Defined Decision-

#### 18年

株式未上場少数精鋭集団

会長:ダニエル E. レクロン

- 事業の焦点
- 所有権を有する製品技術を体系 的なビジネス機会へと導き、かつ その構築をはかる
- それらビジネス機会を注意深く選 別された意志決断者に届ける

I

#### TPL Group – IPLグループ- 経験・業績 Experience

### INDUSTRIES: BROAD RANGE OF TECHS AND

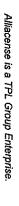
## 広範囲にわたる技術と業界

# VIDEO SIGNAL PROCESSING - PIP

- AUDIO SIG PROC / PSYCHO ACOUSTICS - EARPIECE
- WIRELESS COMM IR / RF
- μP RISC / MISC
- SOFTWARE COMPUTER HARDWARE
- SEMICONDUCTOR PROCESS
- POLYMER RECYCLING
- **NANO-PARTICLES**
- WATER TREATMENT

- ビデオ信号プロセシング(PIP)
- 音声信号プロセシング・心理音響関 連・イヤパース
- 運 無線通信 -- 赤外線·無線周波数関
- マイクロプロセサー: RISC/MISC
- ウェア ロンピュータハードウェア及びソフト
- 半導体プロセス
- ポコマー・コサイクコング
- ナノ粒子
- 水処理

Alliacense is a TPL Group Enterprise.





Page 7



## TPL Group 「PLグループー – Experience

## World Class Partners

MRICOSON 









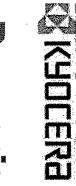
















Subject to FRE408. © Alliacense 2006. Confidential & Proprietary.

Devices



# The TPL Group Enterprises TPLグループ関連会社

#### IntellaSys

- Revolutionary New Multicore
  Processor Technologies
- SEAforth multicore solutions
- Raise the performance-per-watt bar

OnSpec

Developer and Marketer of Digital Controller ICs for Flash Memory

#### Indigita

Developer and Marketer of Advanced HD Video Processing Solutions

#### SWAT

- "Subwavelength Acoustic Technology" and "Acoustic Communication Research"
- Revolutionary Hearing Aid Devices
- Revolutionary Listening Devices for Consumer Electronic Applications

#### Alliacense

- TPL's Dedicated Licensing Enterprise
- Design and Execution of Intellectual Property Licensing Programs

#### インテラシス社

- 革新的新マルチコア・プロセッサー技術
- SEAフォース・マルチコア・ソリューション
- ワット当り性能の基準を引き上げる

#### オンスペック哲

フラッシュ・メモリー・デバイス用のデジタル・コントローラICsの開発およびマーケティング

#### イソ バンタ な

- 高度HDビデオプロセシングンリューションの開発およびマーケター

#### スワット社

- 「サブ波長オーディオ技術」と「音波通信研究開発」
- 革新的補聴器デバイス
- 革新的な消費者向エレクトロニクスアプリケーション用の聴覚デバイス

#### アライアセンス社

- TPL専属ライセンシング会社
- 知的財産権プログラムの設計および実施



## TPL Group Intellectual Property Strategies

## Strategies for Success

- Focus
- **Building Long Term** Relationships
- Partners, not Adversaries
- Solutions, not Problems
- **Deliver Significant Opportunities**

In-Person, Often

#### 成功への戦略

- 無記
- 長期的な関係の確立
- パートナーであり、敵対者ではない
- 解決策であり、問題の提供ではない 大きなビジネス・チャンスの提供
- 頻繁な、対面による関係



Agenda

### TOGROS

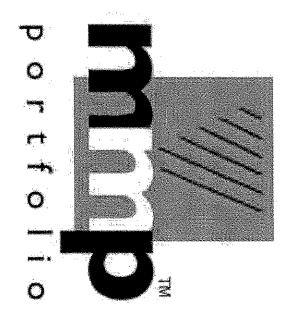
NVP Licensing Program

MMP Portfolio Overview

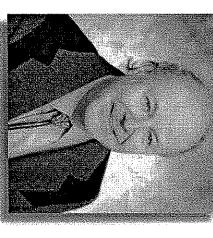
NMP ライセンシング・プログラム MMP ポートフォリオ 概要

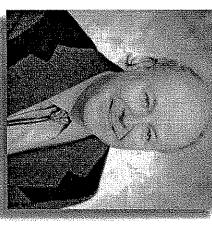


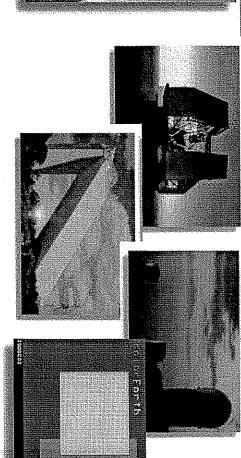
## "MMP" - Moore µProcessor Portfolio [MMP]: ムーア・マイクプロセッサー・ポートフォリオ



## MMP Portfolio Background MMPポートフォリオの背景







CHUCK MOORE

チャック・ムーア氏

- '60-'70 MIT & STANFORD: **PHYSICS**
- ASTROPHYSICS PROJECT 70-'78 - SMITHSONIAN WORLD'S 1ST RADIO TELESCOPE
- KITT PEAK OBSERVATORY
- CREATED THE FORTH LANGUAGE
- SPARC, PowerPC, x86 BOOT FORTH

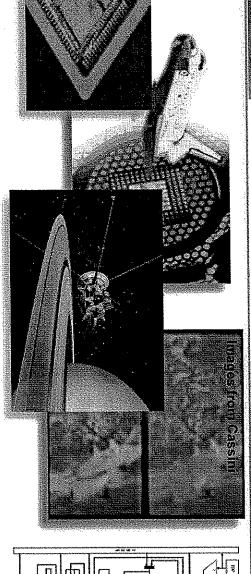
- 60年代から70年には、MIT及びスタン 70年から78年にはスミソニアンの天体物 フォード大学の物理学専攻
- 世界初の電波望遠鏡

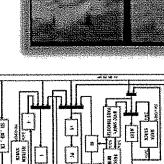
理学プロジェクトに参加

- KILLに一ク気象観測所
- Forth言語の開発
- SPARC、パワーPC、x86 Boot Forth



## MMP Portfolio Background MMP ポートフォリオの背景





CHUCK MOORE

- '80-'84: Designed 1st RISC μP
- Widely Used by NASA

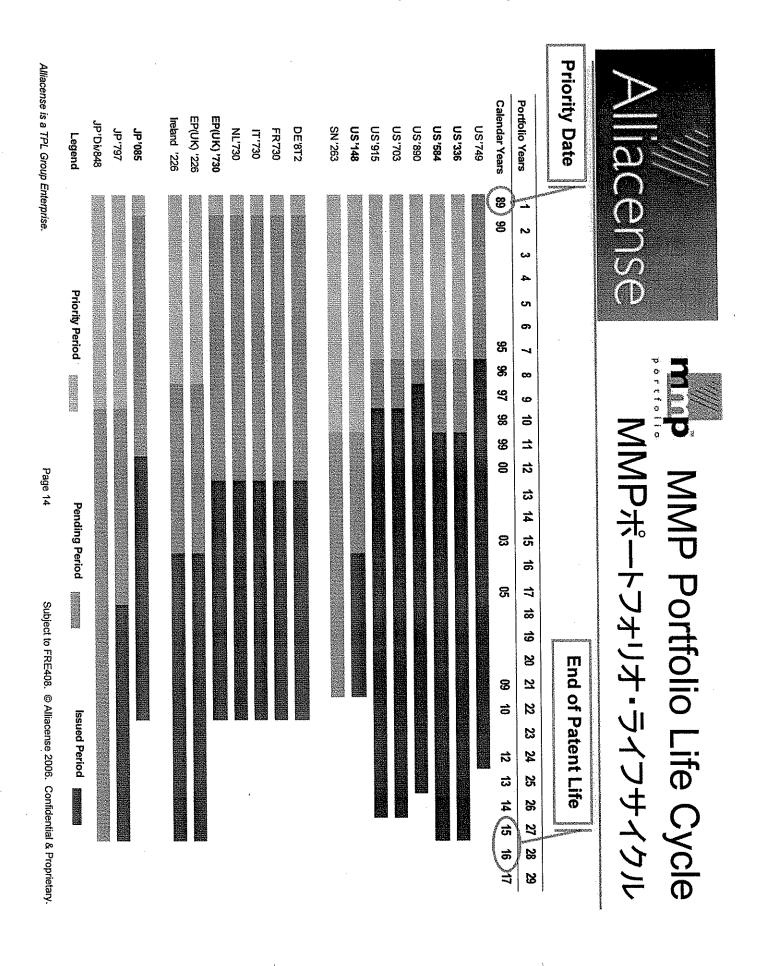
Marketed by Harris Corp (RTX2000)

- Remarkable Lifespan '84 '06
- '89-'90: Developed ShBoom
- TPL/Moore Joint Venture for ShBoom
- TPL Filed MMP Patent Applications

Alliacense is a TPL Group Enterprise.

#### チャック・ムーア氏

- −84年、世界初のRISC μPを設計 Harris社によって市場化される(RTX2000)
- NASAで広く使用
- 1984年-2006年までの驚くべく長寿命
- 89—90年、ShBoomの開発
- TPL/ムーア氏間の合弁によるShBoom
- TPLがMMP特許申請をした



マルチ・インストラクション・フェッチ

Multiple Instruction Fetch



# MMP Portfolio Overview MMPポートフォリナ 機関

内蔵メモリー&プロセッサー間コ United States Embedded Memory & Interprocessor Separate CPU & I/O Clocks 個別のCPUとI/0クロック 米 囲 Викоре 🖾Ⅷ



## 3 Principle US Patents 主要な三米国特許

NŽ.			V.		
A H T	<u>_</u>		米国特許'336	$\subseteq$	
	US'148		非常"	US:336	
	S.		336		
大模	5' ! 0' ;	]] 3	鱼担	Sep	
义 上 L			901	arate	
米国特許/148 内蔵メモリー&プロセサー間コミュ	Inter-processor Communicatio	Embedoed Memory &	個別のCPUとI/Oクロック	Separate CPU & I/O Clocks	
Ų. Į.		D B	<u>7</u> 0/2	<b>□</b> &	
区 生		) (2)	ロック	700	
				Slock	
加 日				જ	

US'584

米国特許。584 マルチ・インストラクション・フェッチ Multiple Instruction Fetch

Page 16

Subject to FRE408. © Alliacense 2006. Confidential & Proprietary.

# MMP Portfolio Overview MMPポートフォリオ夷戦

- All US patents in the MMP Portfolio are continuations of US'749
- MMPポートフォリオ内の全米国特許は米国特許、749の継続特許である
- High Performance, Low Cost Microprocessor Architecture
- 高性能、低コスト・マイクロプロセッサー・アーキテクチャー

Priority Date: 1989

- 優先日:1989年
- Royalty Period: 2000-2016
  - ロイヤリティ期間: 2000-2016

オンチップのPUクロックと独立した create more efficient system

On-chip CPU clock and independent I/O clock

යි ග ග

I/Oクロックはより効率的なシステ

ムを作成

## MMP Portfolio Overview MMPポートフォリオ概要

# Key Benefits of MMP Technology MMP技術の主な利点

Lower Power Consumption Higher Performance Lower Cost 低消費電力 高性能 低コスト

Placing memory on same die reduces power consumption 消費電力とメモリー・アクセス時間 同一ダイ上にメモリーを置くことで and memory access times

584 483

reduces power consumption ることで消費電力と処理時間を低 ストラクションのフェッチングをす instructions per clock cycle ークロックサイクラ当コ複数イン and processing time Fetching multiple

Alliacense is a TPL Group Enterprise

Page 18

Subject to FRE408. @ Alliacense 2006. Confidential & Proprietary.

### 米国特許'336-要約 US '336 - In Brief

米国特許/336

/直別のCPUと//Oクロック Separate CPU & I/O Clocks

## Modern Necessity

- µProcessors
- µControllers
- Systems on Chip

### 現代の必需品

- マイクロプロセッサー
- マイクロコントローラ
- ツステムズ・オン・チップ

# Advertised Occasionally

µControllers

## 時折、宣伝される

マイクロコントローラ



## 4 Independent Claims

## 4しの省付ひフィス

米国特許'336

US '336 - Structure

## **Basic Elements**

- On-Chip CPU Clock
- CPU Varying Together with
- On-Chip I/O Interface
- A Second I/O Clock

#### 基本要素

- オン・チップCPUクロック
- CPUと一緒に変動
- **半ソ・チップ//Oイソターレェース**

## 二番目の1/0クロック

Page 20